

## 電源レイアウトとEMI

Christian Kueck

### はじめに

PC基板のレイアウトによって、あらゆる電源設計の良し悪しが決まります。レイアウトにより、機能、電磁干渉(EMI)、温度特性が決まります。スイッチング電源のレイアウトは黒魔術ではありませんが、設計プロセスで見落とされて、手遅れになってしまうことが多々あります。これには幸い対処法があります。機能要件とEMI要件を満たすことが必要で、電源ユニットのレイアウトのトレードオフにおいて、機能の安定性に優れているものはEMIに対しても優れています。最初の試作から適正なレイアウトを行うことは、コストを抑えるだけでなく、実際にEMIフィルタ、シールド機構、EMIテスト時間、PC基板の配線などのリソースを大幅に削減します。このアプリケーションノートでは非絶縁トポロジーを中心に説明しますが、いくつかの絶縁トポロジーについても検討します。安定した電源を設計するためのPC基板のレイアウトに関して、最適なテクノロジーを選択することができます。

私が約10年前に顧客として自動車用無線に初めてスイッチ・モード電源を使用していたところ、多くの同僚から不可能と言われたことを覚えています。しかしながら、レイアウトと入力フィルタリングでいくつかの問題を解決すると、すべてが正常に動作しました。その後、顧客は自動車用無線レーバのAM帯域中で動作するLT<sup>®</sup>1940 1MHzデュアル降圧スイッチング・レギュレータを首尾よく採用することができました。電源ユニット(PSU)に金属シールドを追加する必要はありませんでした。唯一の問題は、配置とレイアウトでした。目的を達成するためには、いくつかの手法を検討する必要があります。

非絶縁トポロジーの最も基本的なトポロジーの1つは降圧レギュレータです。EMIは高di/dtループから生じます。電源のワイヤをはじめ、負荷のワイヤには大きなAC電流成分があつてはなりません。したがって、関連するすべてのAC電流の源となる入力コンデンサC<sub>IN</sub>から、AC電流が終端する出力コンデンサC<sub>OUT</sub>に絞って解析することができます。

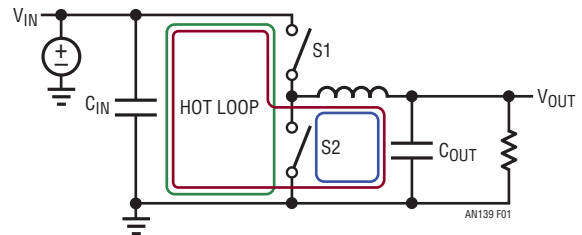


図1

S1がクローズでS2がオープンの際のオンサイクルの間、AC電流は赤のループを流れます(図1)。S1がオープンでS2がクローズの際のオフサイクルの間、AC電流は青のループを流れます。どちらの電流も台形波です。多くの場合、最も大きなEMIを生じるのが赤のループか青のループかを判断することは困難です。ゼロからI<sub>PEAK</sub>に切り替わってゼロに戻る完全スイッチングAC電流は緑のループにのみ流れます。緑のループのACエネルギーとEMIエネルギーが最も大きいので、このループをホット・ループと呼びます。

EMIを低減して機能を改善するためには、できるだけ緑のループの放射影響を低減する必要があります。緑のループのPC基板面積をゼロまで低減でき、インピーダンスがゼロの理想的な入力コンデンサを購入できれば、問題は解決できるでしょう。しかし、実際には限界があります。設計作業は最適な妥協点を見つけることです。

LT8611降圧コンバータ(図3)のレイアウトを調べてみましょう。LT8611は両方のスイッチを内蔵しているので、注意が必要なのは入力コンデンサの接続だけです。

図2の回路図から分かるように、レイアウトのためのホット・ループを見つけるのは容易ではありません。

△、LT、LTC、LTM、Linear Technology、LinearのロゴおよびLTspiceはリニアテクノロジー社の登録商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。

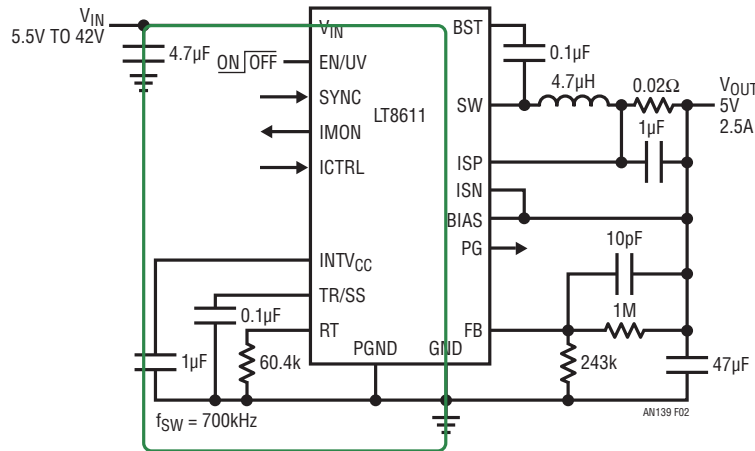


図2

緑の線はトップ層のホット・ループです。入力コンデンサとデバイスのスイッチをAC電流が流れます。LT8611のデモボードDC1750Aを図3に示します。ホット・ループの断面の電流密度は図4のようになります。

ホット・ループの下側の銅箔の短絡ループやプレーンにより、回路の機能とEMI特性がどの程度改善するのでしょうか？

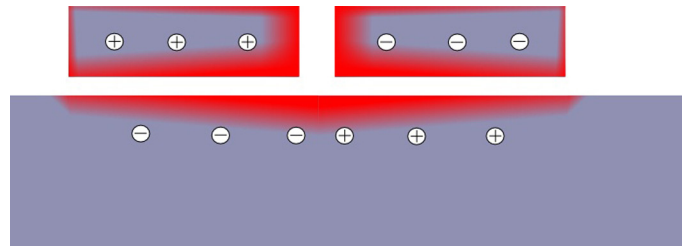


図4

10cm×10cmの直角ループを27MHzで試験した結果を表1に示します。この表は、上面のトレースの下側の切れ目のない銅箔プレーンによってどの程度改善されるかを示しています。最初の行はプレーンのない1層です。

プレーンとループ・トレースの間の絶縁がわずか0.12mmしかない場合、187nHの1層ループのインダクタンスが13nHに減少します。

表1

d (mm)	f (MHz)	C (pF)	L (nH)		0.12mmのときの倍数
	18.4	400	187	1層の開ループ	14.4
	21.2	400	141	内部銅箔の短絡ループ	10.85
1.5	38.9	400	42	切れ目のないプレート	3.23
1.5	34.7	400	53	重なり合わない長方形ループ	4.08
0.5	52.1	400	23	細い長方形	1.77
0.27	55	400	21		1.61
0.12	69	400	13	紙	

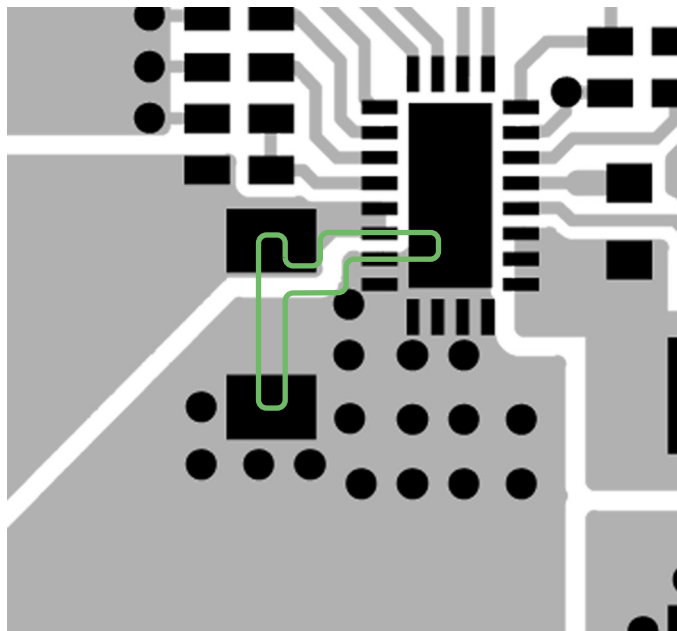


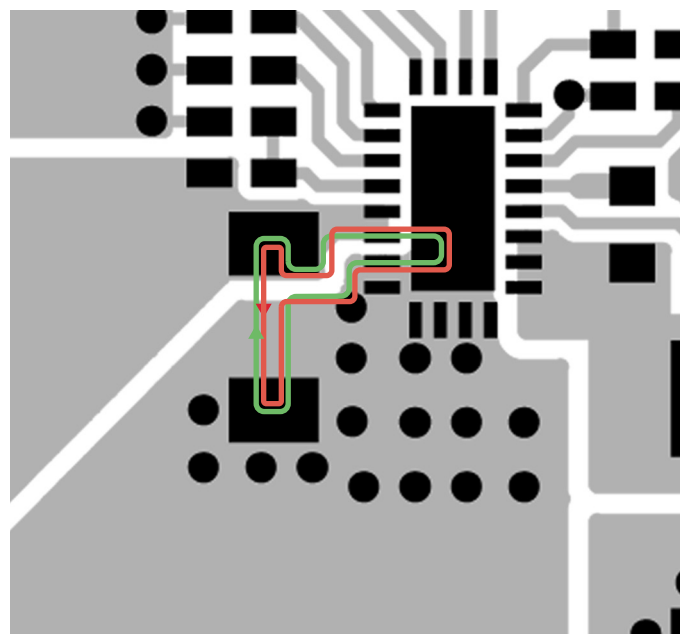
図3

AN139 F03

多層基板(4層以上)の隣の層の切れ目のないプレーンのインダクタンスは、切れ目のないボトム・プレーンを備えた通常の1.5mm 2層基板の1/3以下で、1層基板の1/14以下です。ホット・ループに最小距離で切れ目のないプレーンを備えることがEMIを低減する最も効果的な方法の1つです。

## プレーンに電流が流れる場所

緑のトップ層のホット・ループのAC磁界によってプレーンに渦電流が生じます(図5)。これらの渦電流は、ホット・ループの磁界とは逆のミラーAC磁界(赤線)を発生します。両方の磁界は相殺されます。これはミラー電流がホット・ループに近いほど有効です。電流はトップ層を往復します。シールド内の最も起こり得る電流経路はトップ層の真下の電流の往復です。両方の電流はほとんど同じです。プレーン電流はトップ・トレース電流と同じ大きさが必要なので、プレーン両端に電流を維持するのに必要な電圧を発生します。シールドの外側へGNDバウンスとして現れます。



AN139 F05

図5

EMIの観点からは小さなホット・ループが最良です。同期スイッチを内蔵し、ピン配置が最適化され、注意深い内部スイッチ制御が行われる電源ICは、ショットキー・ダイオードを外付けした非同期電源ICよりもEMI性能が優れています。また、どちらも外付けMOSFETを備えたコントローラのソリューションよりも性能が優れています。

昇圧回路は、連続モードで逆方向に動作する降圧回路と見なすことができます。

ホット・ループは、S1がクローズのときの青のループと、図6に示すS1オープン、S2クローズのときの赤のループの間の差と定義できます。

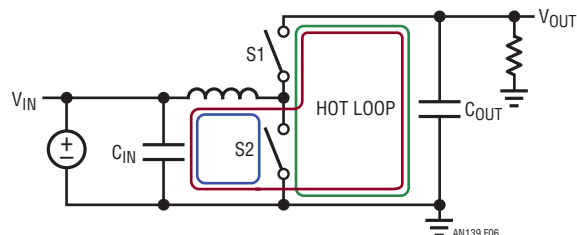


図6

LT3956 LEDドライバ昇圧コントローラのホット・ループを図7の緑で示します。第2層は切れ目のないGNDプレーンです。EMIを主に放射するのはホット・ループが構成する磁気アンテナです。ホット・ループの面積とそのインダクタンスには密接な関係があります。インダクタンスを十分に配慮できれば、なるべく小さくします。アンテナの設計に余裕があれば、磁気アンテナの実効面積を低減します。近磁界を得るための、インダクタンスの効果と磁気アンテナの効果は基本的に同じです。詳細な背景説明については「付録A」と「付録B」を参照してください。



AN139 F07

図7

# アプリケーションノート 139

シングル・インダクタの4スイッチ昇降圧回路(図8)は、降圧回路に昇圧回路が続いた構成です。レイアウトは多くの場合、両方のホット・ループに共通するGND電流シャントによって複雑になります。LTC<sup>®</sup>3780のデモボードDC1046A(図9)は2つの並列ループの検出抵抗を分離する的確なソリューションを示しています。

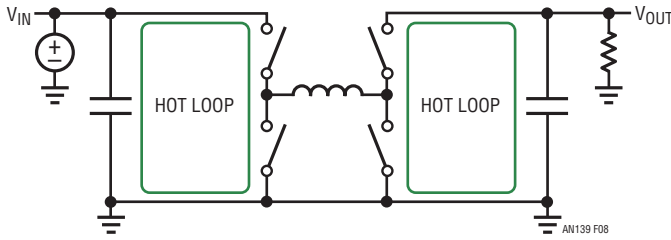


図8. 4スイッチ昇降圧

多少異なるSEPIC回路の図(図10)はそのホット・ループを示しています。多くの場合、トップ・スイッチにアクティブMOSFETの代わりにダイオードを使用します。LT3757のDC1341A(図11)は優れたSEPICのレイアウトです。緑のホット・ループの面積は最小限に抑えられ、隣の層に切れ目のないGNDプレーンを備えています。

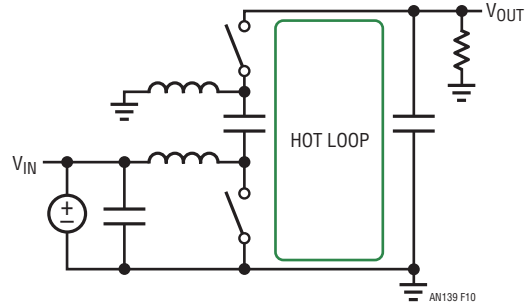


図10. SEPIC

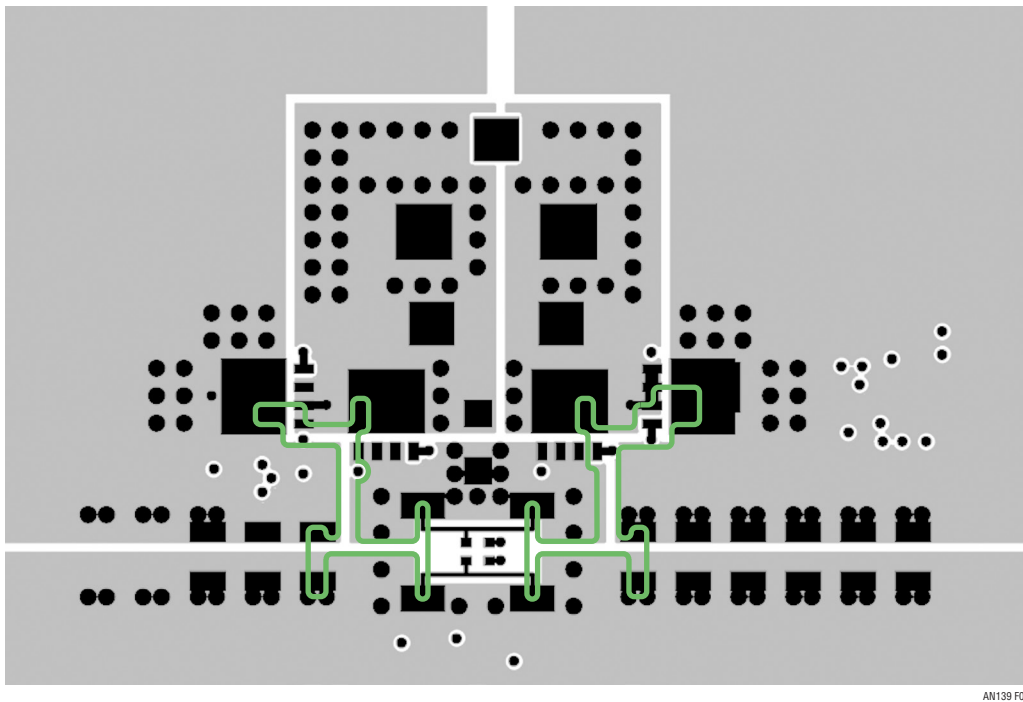
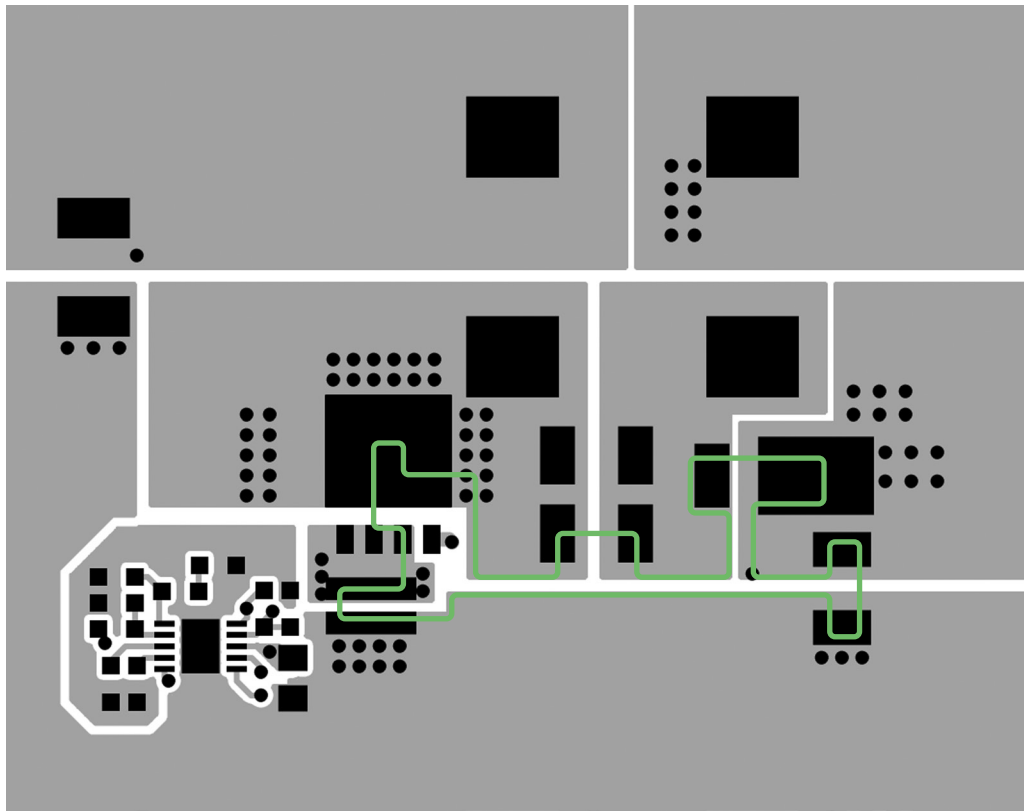


図9



AN139 F11

図 11

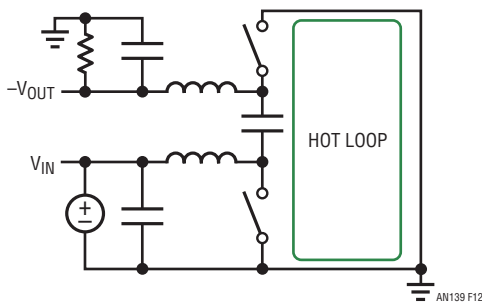


図 12. 反転

反転トポロジ（図12）はSEPICに非常に似ており、負荷がトップ・スイッチとトップ・インダクタを経由しているだけです。レイアウトは非常に簡単で、ICがLT3581、LT3757などの負帰還電圧も制御できれば、デモボードは一般にSEPICから反転トポロジに変更可能です。

フライバック（図13）はトランスに個別の巻線を使用し、1次巻線と2次巻線の間には磁気結合のみが存在します。相対的に高い  $di/dt$  で1次巻線の電流がゼロになり、巻線間の漏れインダクタンスと漏れ容量内およびスイッチ・ノードに蓄積されたエ

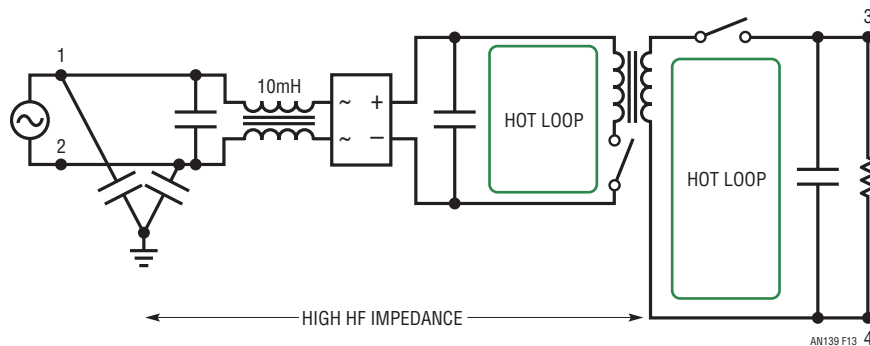


図 13. 絶縁型オフライン・フライバック

# アプリケーションノート 139

エネルギーのみが電流を低減します。トランスの1次巻線とその他の巻線の電流は完全なスイッチング電流と見なすことができます。図8の昇降圧のケースには2つのメイン・ホット・ループがあります。EMIを低減するため、このトポロジーでは差動モードEMI用の $V_{IN}$ 近くのデカップリングに加えて、起こり得る主な同相EMI用の同相チョークが使用されます。

## その他のACループ

主にスイッチング・エネルギーを有するホット・ループは大きなRFエネルギー源になります。しかし、ICと回路を動作させるにはその他のAC伝搬ループが必要です。すべての回路はメイン・スイッチ・ドライバ用の電源を必要とします。降圧では多くの場合、ホット・ループと同じ $V_{IN}$ コンデンサでデカップリングします。駆動回路に個別の電圧を使用するその他のICでは多くの場合、INTV<sub>CC</sub>コンデンサのことを指します(図14)。

INTV<sub>CC</sub>コンデンサのPGNDとGNDのループはできるだけ小さくし、隣の層の切れ目のないプレーンでシールドします。EMIエネルギーはメイン・ホット・ループより20dB程度小さくなります。INTV<sub>CC</sub>ループに過度のインダクタンスがあると、ICの性能が低下します。INTV<sub>CC</sub>コンデンサは、多くの場合INTV<sub>CC</sub>からも内部給電される電流検出コンパレータ、リファレンス、エラーアンプなどのスイッチ駆動の内部の敏感な広帯域回路もデカップリングします。

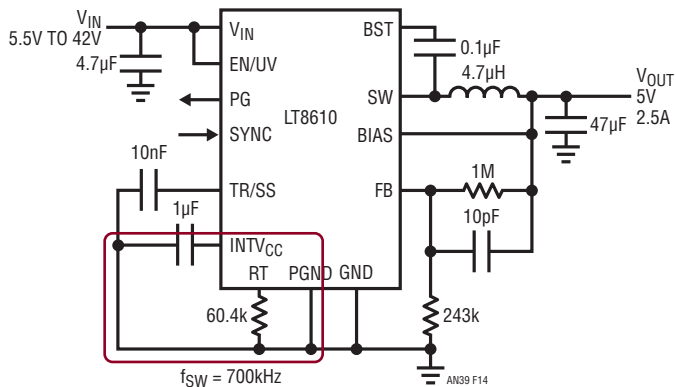


図14

図15は、INTV<sub>CC</sub>デカップリング・コンデンサ(図17のC2)の電流のFFTです。

図16は、入力コンデンサ(図17のC6)の電流のFFTです。RFエネルギーはINTV<sub>CC</sub>ループよりも20dB以上大きくなります。

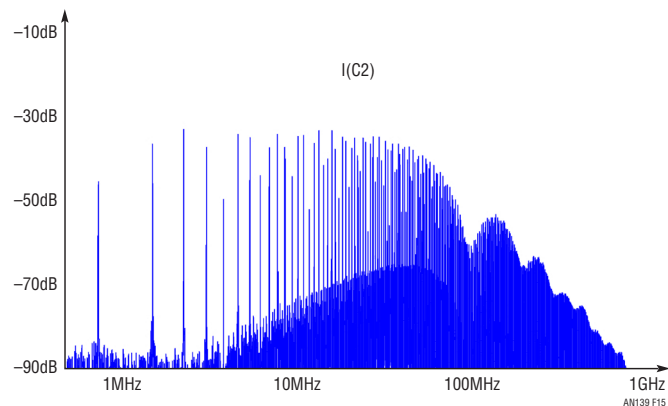


図15

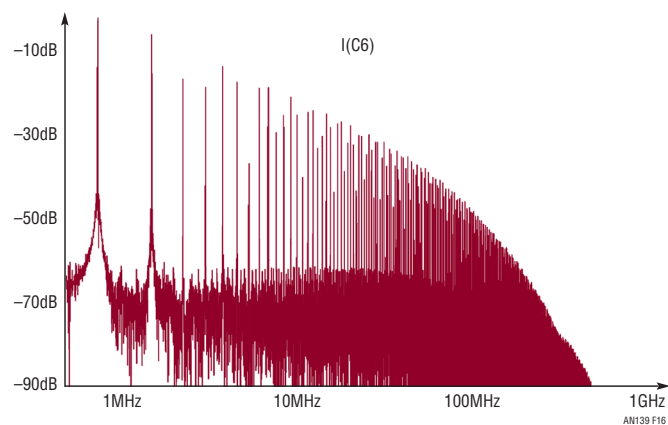


図16

LT8610のLTspice®回路(図17)では、 $R_{PAR} = 1\Omega$ の高損失のL2を使用し、入力コンデンサC6によってゼロ・インピーダンスのLTspice電圧源V1をデカップリングしています。注意：LTspiceスイッチ・モード・レギュレータ・モデルはICの機能をシミュレートするために開発されたものです。このモデルは内部や外部のすべての部品や基板レイアウトを考慮していないので、RF特性の推定には十分注意してください。しかしながら、効果の測定が非常に困難な推定を行う優れたツールです。

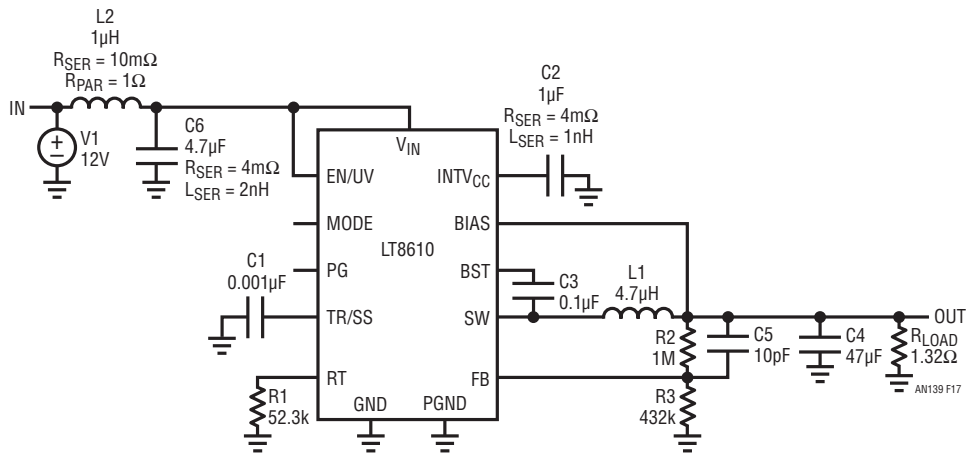


図 17

外部スイッチの駆動信号

メイン・ホット・ループとINTV<sub>CC</sub>デカップリング・ループの次の問題の要因は多くの場合、外部スイッチの駆動信号です。最新のMOSFETでも数nF～数十nFの実効入力容量があります。これらのドライバの駆動電流は大抵シングル・アンプの範囲で、立ち上がり時間と立ち下がり時間は数ナノ秒に達します。

図 18は、図 19のQ2に流れ込むゲート電流のFFTです。

緑のループ(図 19)はボトム・ゲート電流の電流経路を示しています。この電流はC1から供給されます。ループは確実に小さくするようにします。Q2のソースのGNDからC1のGNDへの接続は、部品層の真下の切れ目のないGND領域を使用することにより、最も容易に行えます。

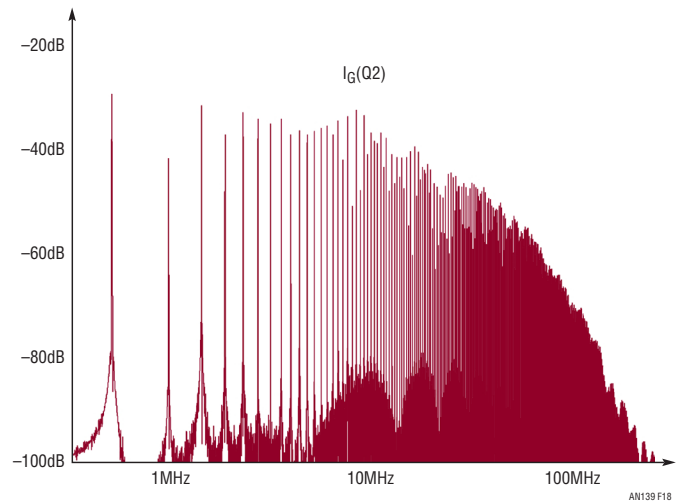


図 18

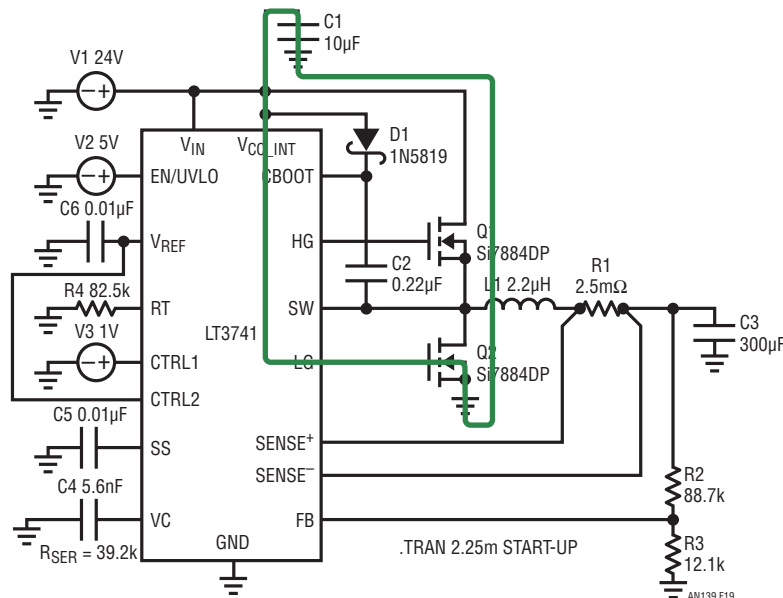


図 19

# アプリケーションノート 139

図20の赤のループと緑のループはトップ・ゲート駆動電流のループを示しています。これらの電流は昇圧コンデンサC2から供給され、コントローラICへのSW接続に戻されます。赤のループを小さく保ち、トレースをほんのわずかなギャップで並列に設置します。C2をコントローラICの近くに配置すると、緑のループも小さくなります。

図21の緑のループは昇圧コンデンサの再充電を示しています。上記のループを既に小さくしていて、D1を比較的近くに設置していると、このループも小さくなります。

磁気アンテナやループを含むパッシブ・アンテナは交互に動作するので、これらの送信特性と受信特性は同じです。図22の検出アンプは、トップ・スイッチのオン・サイクルを決定するR1のシャント電圧が小さいとき、SENSE<sup>+</sup>とSENSE<sup>-</sup>が広帯域幅であると見なされます。

1mV以下のノイズでもデューティ・サイクルにジッタを生じます。前記のすべての送信ループへの結合は最小限に抑える必要があります。まず、このループで囲まれた面積も小さくする必要があります。そのため、SENSE<sup>+</sup>ラインとSENSE<sup>-</sup>ラインの間のギャッ

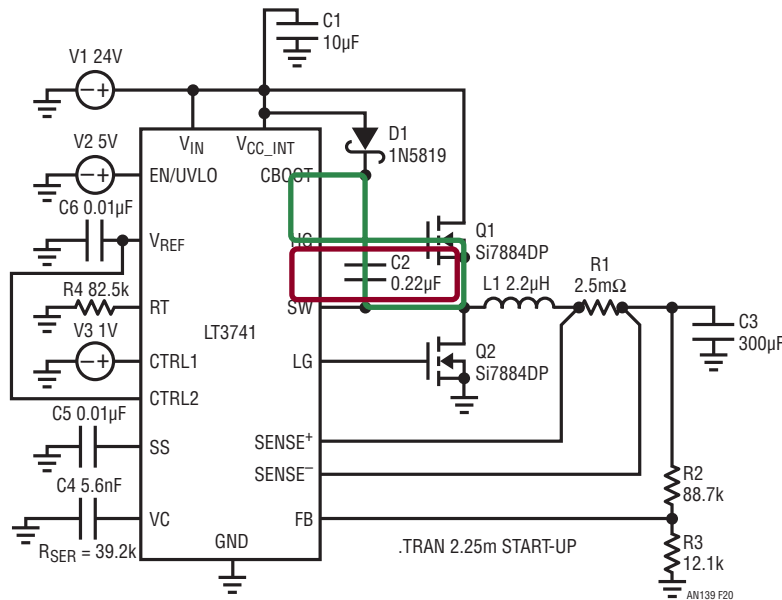


図 20

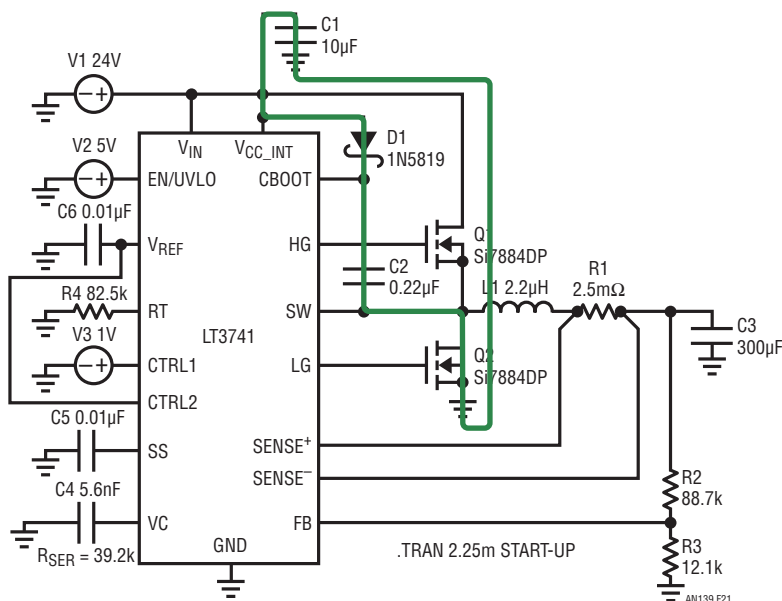


図 21



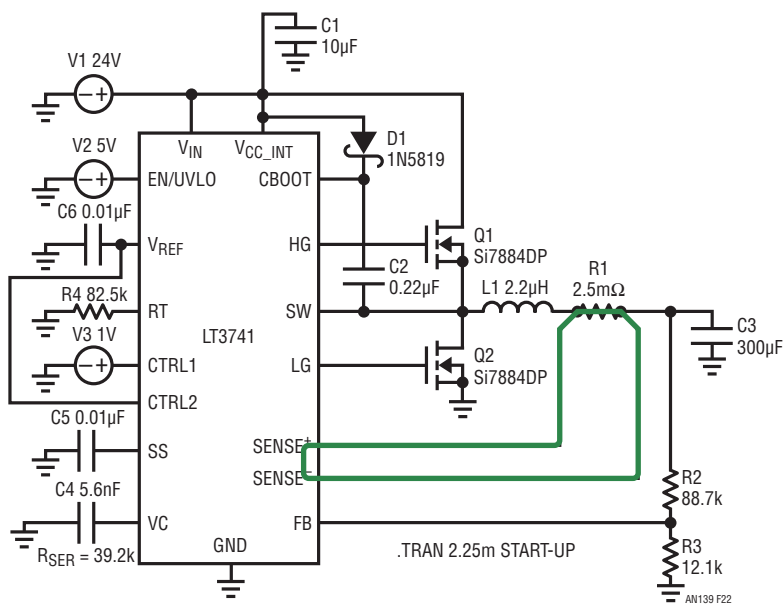


図 22

プを最小にします。次いで、前記の大電流ループからシールド・プレーンの反対側のループ・トレースを設置します。十分な数の層が利用可能な場合、PC 基板層に並列な AC 磁界があまり大きくなければ、SENSE<sup>+</sup>ラインと SENSE<sup>-</sup>ラインを重ね合うことができます。SENSE<sup>+</sup>と SENSE<sup>-</sup>のフィルタリングを使用する場合、R1 が常に低インピーダンスで検出入力が高インピーダンスなので、フィルタをコントローラ IC の近くに設置します。

図 23 のメイン・ホット・ループは、外付け MOSFET Q1 および Q2 と最も近い低インピーダンス・デカップリング・コンデンサ C7 で構成されています。これはコントローラ・ソリューションで最大の RF エネルギーを有するループです。コントローラのレイアウトの詳細については、リニアテクノロジーの「アプリケーションノート 136」 [8] を参照してください。

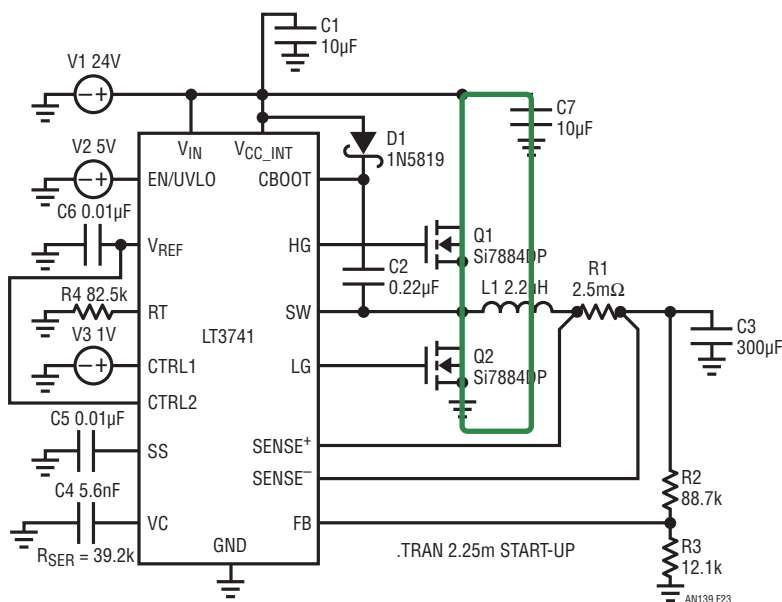


図 23

# アプリケーションノート 139

## シールドの機能

DC磁界は、空気、FR4エポキシ誘電体および銅箔をほとんど遮られずに通り抜けます。

AC磁界は、導電体(一般に銅や錫など)の誘導電流によってのみ影響されます。したがって、強磁性材料を除き、電流を標準的なPC基板環境のAC磁界の変化や減衰の唯一の要因として位置付けることができます。

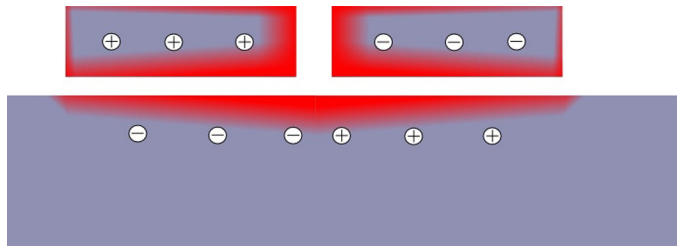


図24

実験から、導電性の筐体がAM帯域を上回る非常に広い周波数範囲で磁界を非常に大きく減衰する(100dBを容易に上回る)ことが分かっています。クッキーの箱は、研究開発分野で高周波数(HF)測定を可能にするため、敏感な回路をシールドするのに広く使用されている一般的な例です。高周波回路用に、PC基板やBNC、N、SMAなどの高周波コネクタに容易に適合する四角い形状の筐体を購入可能です。実際には、高周波磁界は壁が表皮厚さより厚い限り、密閉された導電性の筐体から漏れることはありません(「付録C」を参照)。

導電性の筐体をAC電流との間が平坦な壁になるほど風船のように大きく膨らませた場合、シールド素材の渦電流は壁の背面のオリジナルのAC電流と反対方向のAC磁界を生成する必要があります(図24)。シールドの渦電流は筐体の外側へのAC磁界をキャンセルするだけで十分です。つまり、この例では図25の下側の部分に示される方向です。

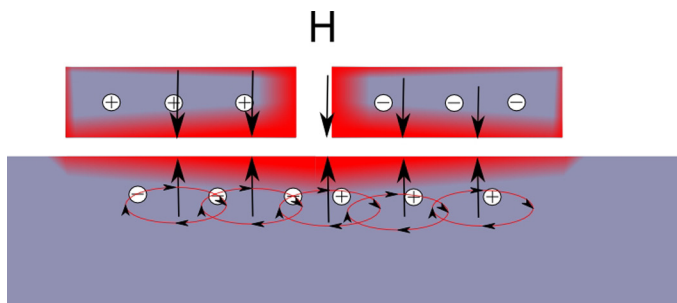


図25

## シールドの効果

基板の銅箔プレーンが非導電性だとしたら、紙のようにすべての磁界を透過します。銅箔の電流は磁界に作用する唯一の要因です。渦電流に利用可能なエネルギーはシールド内で誘導されます。この電流は、表皮効果と近接効果の限界の範囲内で、銅箔シールドの内側と誘導電流から離れる方向の外側のすべての磁界をキャンセルします(図26)。

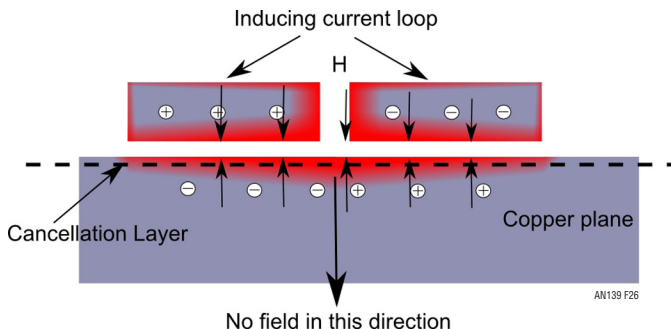


図26

キャンセル層は、ホット・ループなどからの誘導電流とシールド内で誘導される電流による磁界をキャンセルする層です。したがって、反対方向のAC電流間の中間の層のようなものです。キャンセル層の位置は経験則によって推定可能で、残りのAC磁界がどうなっているかを可視化できます。

キャンセル層が誘導電流層に近いほど、キャンセルが良好になります。磁界を積分したものがインダクタンスで、この同じ磁界が近磁界RFアンテナを形成します。これらの効果はすべて、キャンセル層が誘導電流ループの近くに配置されるほど低減されます。

## 効果の改善方法

電流がプレーンを通して戻ると、状況はいくらか異なります (図27)。この場合、プレーン内の電流は受動的に誘導されるだけでなく、能動的なリターン電流にもなります。

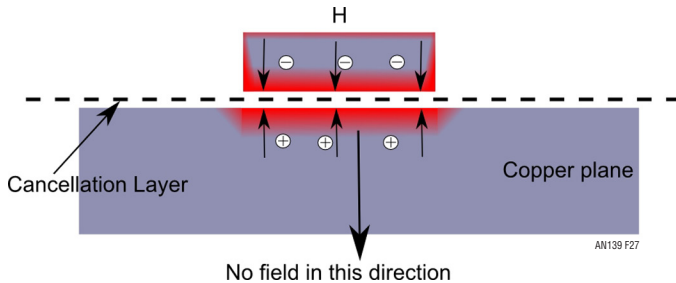


図27

これはトップ・トレースの電流と同じ値になってしまいます。この利点は、キャンセル層が誘導トレースに近くなり、この場合、トップ層の電流とプレーン内のリターン電流の間の中間になることです。キャンセル層が誘導電流までの距離の半分になったので、磁界が受動的なシールドのみの前記の状況に比べて少なくとも1/2になったと言っても間違いありません。

可能であれば、リターン電流を最も近い層に流します。誘電体 (絶縁体) をできるだけ薄くします。リターン電流を誘導電流に最も近いトレースに流し、誘電体距離を最小にすることが得策です。そのために、最初から切れ目のないGNDプレーンがあります。

多層基板には多くの場合、EMIを低減するための非常に薄い外部層の誘電体があります。

## ラインに誘導されるEMIの測定

図28は、フェライト・ビーズと4.7 $\mu$ Fのセラミック・コンデンサの入力フィルタリングを備えたLT8611のラインに誘導される30MHz~400MHzのEMIです。-67dBmの表示線は40dB $\mu$ Vに相当します。

図29は、13V入力、5V/1A出力のLT8610電源のラインに誘導される900MHzまでのEMIを示しています。図29では、高周波シグナルチェーン内に利得が35dBの広帯域アンプ (LNA) が追加されています。したがって、スペクトラム・アナライザの-100dBmの表示線は-135dBmに相当し、室温で10kHzの帯域幅を持つ50 $\Omega$ システムの熱ノイズ・フロアの値です。LT8610/LT8611から除去する必要がある主な高周波エネルギーは400MHz未満です。+10dB $\mu$ Vは3.16 $\mu$ V<sub>RMS</sub>に相当します。

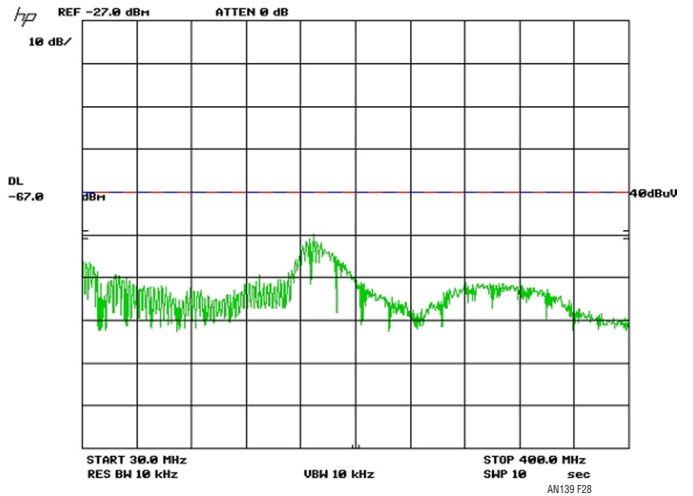


図28

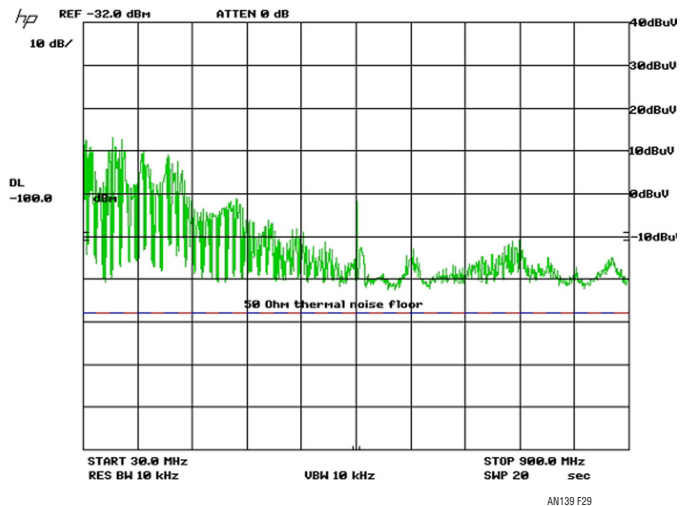


図29

## EMIの最適化

まず層数をチェックします。可能であれば、4層以上のPC基板を使用します。上面から2番目の層は一般に約200 $\mu$ mの距離しかないので、シールドにより、ホット・ループが2層基板の1mm以上離れたどのシールドよりもはるかに良くキャンセルされます。

ホット・ループのシールドでは、トップ・トレースのホット・ループと同じ電流が渦電流として流れます。第2層のシールドを切れ目のない状態にしておきます。ノイズを少なくしておきたい場合には、GNDプレーンに接続するためのビアをホット・ループから離して設置します。ホット・ループのシールドをキャンセルする電流によってループと交差し高周波電圧が生成されるので、ノイズを少なくする為、その領域にビアで結合すべきではありません。この電流は距離が離れるほど減衰しますが、多くの場合、問題として残ります。

an139f

# アプリケーションノート 139

(必要がある場合に)入力と出力をフィルタリングするための課題は、主に十分にノイズの少ない領域を見つけることです。有効な方法は、ビアで接続された電源ユニット (PSU) 周囲に GND リングを完備することです。

フィルタ・コンデンサの GND リターンは、 $V_{IN}$  電流がリングを交差する位置にします。ホット・ループの方向にフィルタリング・インダクタンスを維持する必要があります。これにはフェライト・ビーズやインダクタを使用できます。

フィルタ・インダクタとメイン・インダクタの間の磁気結合に注意してください。トランスの動作によって減衰が損なわれる可能性があります。フィルタ・インダクタをメイン・インダクタから離して設置します。

ブロック・コンデンサは主にインピーダンスを決定する等価直列インダクタンス (ESL) が小さくなければならないので、0402

などの短いセラミック・コンデンサやリバース・ジオメトリー・コンデンサを使用します。短くて厚いコンデンサほど ESL が小さくなります。説明については「付録 C」を参照してください。

$V_{IN}$  トレースとして形成するストリップラインの特性インピーダンスは数  $\Omega$  の範囲です。ブロック・コンデンサの ESL はできるだけ小さくします。リバース・ジオメトリー・コンデンサや 0402 のスタックをフィルタ・ポイントの最も近くに設置し、大きなケースを近くに配置します。小さなブロック・コンデンサのトレース長は数百 pH の大幅なインダクタンスの増加を生じます。 $V_{IN}$  とリターン・トレースの配線経路はフィルタ・コンデンサのパッドを経由するようにします。これによってトレース・インダクタンスの増加が避けられます。

## 付録 A

### 電磁界インピーダンス

真空での光速の遠電磁場インピーダンスは約  $377\Omega = 120\pi$ 、つまり  $29,979,2458 \cdot 4 \cdot \pi\Omega$  です。発生源から十分に遠い電磁波 (経験値  $> \text{波長} / 2 \cdot \pi$ ) は磁界と電界の間に  $377\Omega$  の相関関係があります。発生源に近づくほど理想的に整合したアンテナになる可能性があり、入力電源を正確に  $377\Omega$  の電磁界に変換します。そうでないと、大きな不整合が生じ、アンテナは主に磁界源または電界源として作動します。

磁界源には  $377\Omega$  より小さいインピーダンスがあります。電界源には  $377\Omega$  より大きいインピーダンスがあります。図 30 のグラフは、アンテナが電界源として作動するか磁界源として作動するかに関係なく、電磁界が次の距離で遠電磁場インピーダンスに安定することを示しています。

$$\frac{\lambda}{2 \cdot \pi}$$

電流が非常に小さい高電圧電源でない限り、高  $di/dt$  の EMI 関連のループのインピーダンスは  $377\Omega$  よりはるかに小さいので、非絶縁型スイッチ・モード電源ユニットは主に磁界源になります。したがって、どの非絶縁型電源ユニットも、AC 磁界を最小限に抑えることが成功への鍵になります。

絶縁型電源には  $377\Omega$  より小さい AC ループがあり、非絶縁型 PSU 同様に磁界を最小限に抑える必要があります。ただし、絶縁の特性により、絶縁バリアの間のインピーダンスを大きくする必要があります。大部分をトランスで実現する絶縁バリアは  $M\Omega$  の絶縁になるようにします。絶縁バリアにおいては、AC 電界が支配的なので異なる方策が必要です。そこで、容量性電界結合をできるだけ小さくします。したがって、できるだけ距離を大きくし、銅箔などのすべての導電素材の寸法を最小限に抑えます。

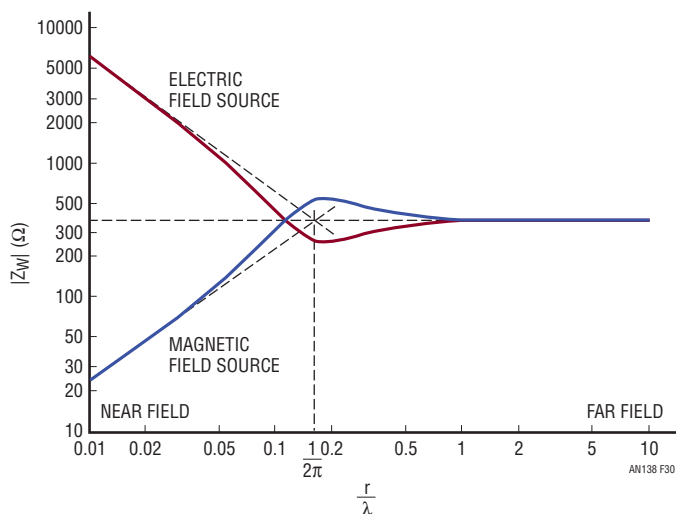


図 30 [1]

## 付録B

### ホット・ループのダイポール・アンテナ効果

ホット・ループの作用を分析する際には、磁気ダイポール・アンテナがよい手がかりになります。

ある領域の周りを AC 電流が流れると一般的なダイポール・アンテナの磁界要素が形成されます (図 31)。

ループの直径が  $\lambda$  を大幅に下回る磁気アンテナは非常に小さい放射抵抗を持ちます。この値は  $\mu\Omega \sim m\Omega$  の範囲です。

$$R_R = 320\pi^4 \left[ \frac{NF}{\lambda^2} \right]^{-2}$$

$R_R$  = 放射抵抗 (単位:  $\Omega$ )

$F$  = 磁気ループの面積

$N$  = 回転数 (ほとんどのレイアウトで 1 回)

$\lambda$  = 波長

With  $\lambda = \frac{c}{f}$  and  $N = 1$  for all practical layout loops

$$R_R = \frac{320\pi^4 f^4 F^2}{c^4}$$

$c$  = 光速  $\approx 300000\text{km/s}$

$f$  = 周波数

[2]

PC 基板の電源ユニットの標準寸法に対する放射抵抗は小さい値 ( $m\Omega$ ) です。放射抵抗を大きくすると、整合が改善され、放射抵抗に比例して放出される放射線が増加します。レイアウトに最も影響を与える可能性があるパラメータは磁気ループの面積です。

放出される放射線はこの面積の 2 乗に比例します。

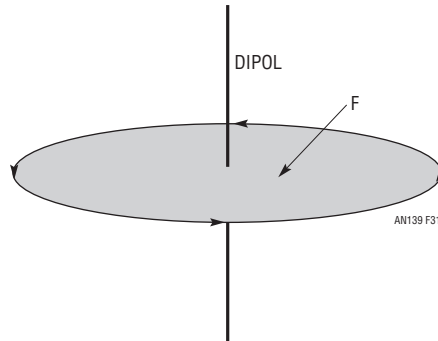


図 31

## 付録C

### 表皮効果

シールドの効果を理解するためには、使用される素材の電磁特性を少し調べる必要があります。電流は、導体を流れる流れないにかかわらず、常に最小インピーダンスの経路を流れます。高い周波数では、これが最小インピーダンスの経路になります。これは電流が損失の最も小さい経路も流れることを意味します。導電素材は、導電素材の内部AC磁界に反発する渦電流を生成することによってすべての内部AC磁界を最小限に抑えます。電流密度が導体の外側方向に限られるので、これは外部からは表皮効果のように見えます。

最初のモデルの例では、電流(I)が円柱を均一に流れると仮定します。これはDC電流の典型例です。

電流がDCの場合、図32のようになります。Iは定数なので、これによるHは一定で $I_w$ はゼロです。IにAC成分がある( $di/dt$ が存在することを意味する)場合、これによる磁界Hは変化します。変化する磁界Hによって誘導電圧が生成され、導体内部では誘導電圧によって誘導電流 $I_w$ (多くの場合、渦電流と呼ばれる)が生成されます。渦電流は損失を生じます。これらの損失を最小限に抑える特性を想定する場合、これを最小限に抑える唯一の方法は、元の均一な電流分布を変えて、すべての電流を円柱の表面だけに流すことです。この場合、磁界Hは円柱の表面だけに存在します。この方法では、渦電流

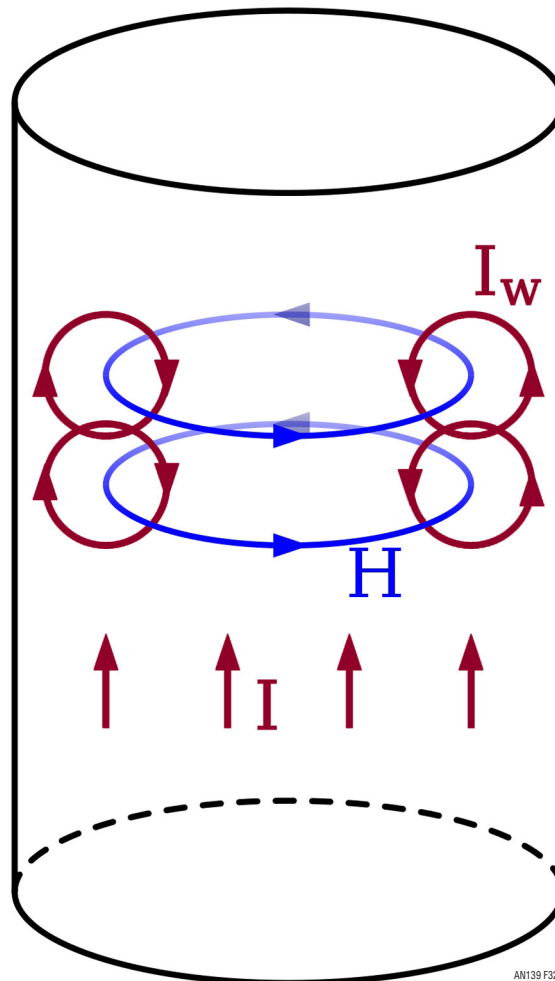


図 32 [3]

$I_w$ が外側に移動してリターン・パスが遮断されるので、渦電流とそれによる損失のほとんどが除去されます。

電流密度を導体の外側に移動させる力(図33)を想定できます。

これは表皮効果と呼ばれています。ACでの無垢の円柱状のワイヤと同じDCでの抵抗を与えるパイプの壁の厚さは、表皮厚さと呼ばれています(図34)。電流密度を外側へ移動する力は電磁誘導の法則から生じるものなので、周波数が増加するに従って表皮厚さは減少します。表皮厚さは、導電性が増すに従って減少し、透磁率が増すに従って減少します。

別の例を使用することができます。

図35に示すような、すべての電流が壁の表面に流れる直径が大きなパイプの壁を想定します。このワイヤの所定の長さ(1メートルや1フィートなどの最適な値)の合計インダクタンスは、無限大(つまり宇宙規模で想定する物理的サイズ)までの磁界をすべて積分した値です。

ここで、パイプの直径を図35の内側の小さい方にします。磁界は無限大までの大きい方のパイプと同じままです。ただし、新しい小さいパイプと大きいパイプの直径の間に追加の磁界が得られます。したがって、磁界の積分値の合計が大きくなり

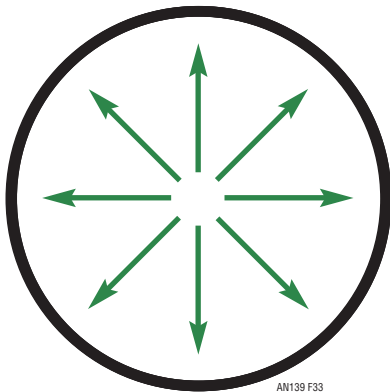


図33 [3]

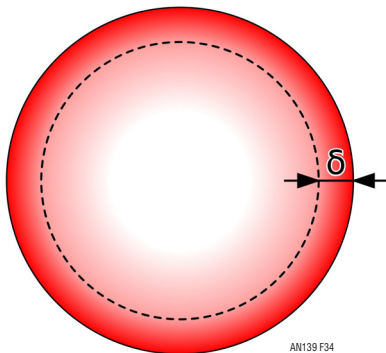


図34 [3]

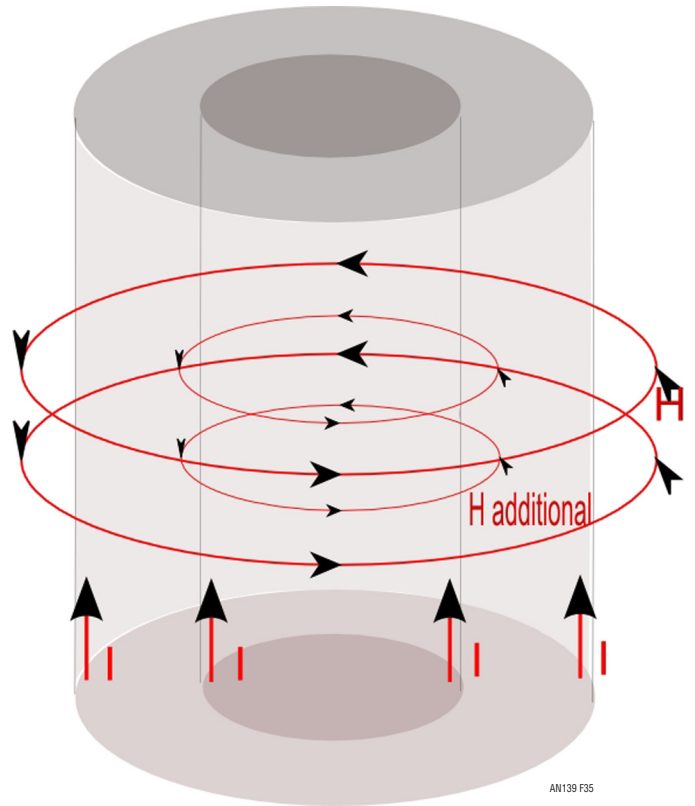


図35

# アプリケーションノート 139

ます。このことは、所定の長さの導体のインダクタンスは導体が薄いほど大きくなることを示しています。つまり、多くの電流が外側の壁からワイヤの中心に移動するほどインダクタンスが増加すると想定することができます。ワイヤの両端に電圧を印加すると、これによる電流分布はインピーダンスによって決まります。中心のインダクタンスが大きいので、ほとんどの電流密度は表面に移動します。抵抗がゼロの導体での表皮効果の最も極端な例は、超電導体に見られます。超電導体の量子効果により、すべての電流が厚さがゼロの外部層に向かうのが阻止されます。超電導体でほとんどの電流が集中する部分の厚さはロンドン深度と呼ばれています。

いくつかの素材の周波数に対する表皮厚さのグラフを図36に示します。

標準的なPC基板素材である銅は、5MHz～50MHzの範囲の表皮効果の影響を受けることが分かります。また、一般的にICで使用される厚さの高濃度にドーピングしたシリコンでも、テラヘルツの領域になれば影響を受けることが分かります。銅(Cu)と金(Au)は近接しています。高透磁率の素材(Fe-Ni)の表皮厚さは可聴周波数でも低い値です。このため、オーディオ・トランスのシールドに使用されます。

良質な導体を流れるAC電流は電流密度を外側へ強制します。この電流は、(インダクタンスが主な成分の)インピーダンスが最も小さいところを流れます。レイアウトと部品への表皮効果の影響に関して、シンプルなガイドラインが得られます。短く厚くまたは幅を広くすることが推奨されます。リバー・ジョイント・コンデンサは短くて厚いので、ESLは小さい値です。

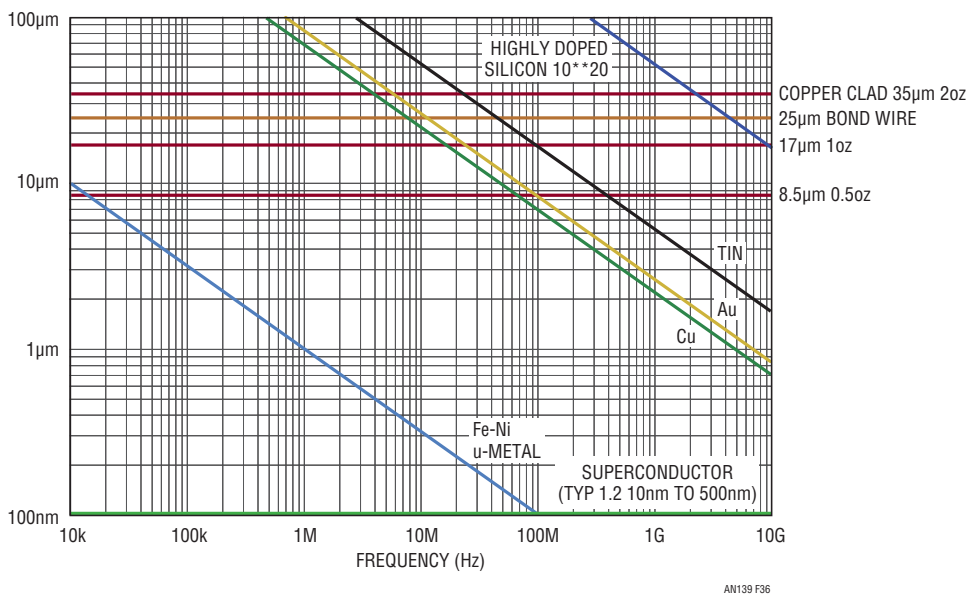


図36



## 付録D

### 近接効果

逆方向の電流が流れる場合、同じ力が電流を互いに引き付け合います(図37)。これは近接効果と呼ばれています。

1層のPC基板のトレースの場合、高周波数の電流密度は図38のようになります。

第2層に切れ目のないプレーンを追加すると、図39に示すように、プレーンに渦電流が生じ、トップ・トレースの電流のすべての鏡像が生成されます。

多層基板では、プレーンがAC電流をシールドします(図40)。

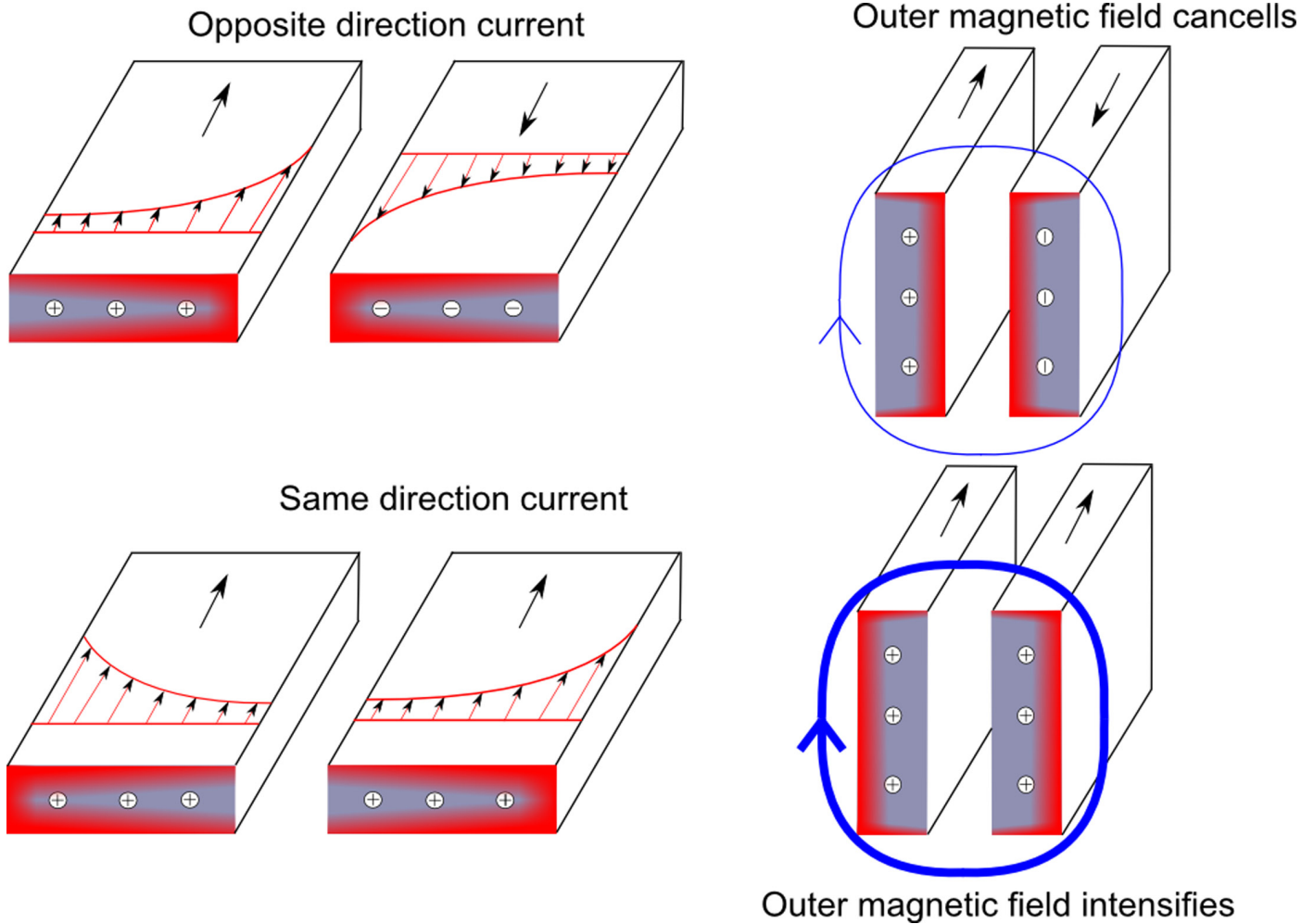
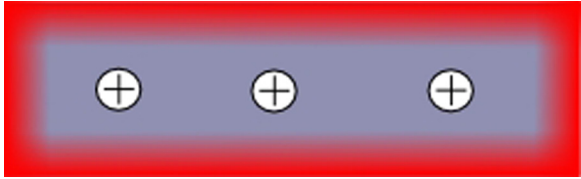


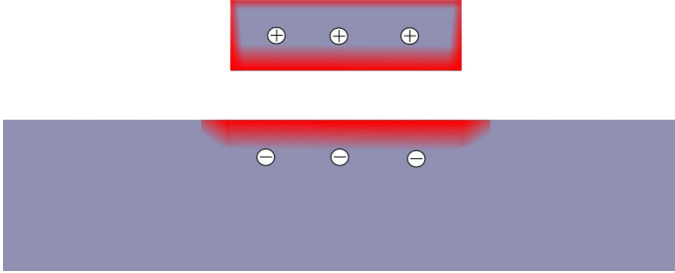
図 37 [4]

AN139 F37



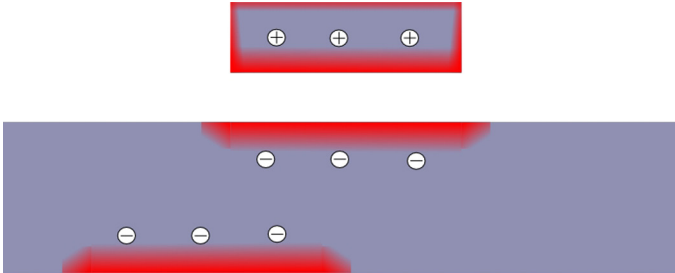
AN139 F38

図 38



AN139 F39

図 39



AN139 F40

図 40

## 付録 E

### EMI 測定

ほとんどの電源は、発生し測定する EMI 周波数の波長に比べて比較的小さい形状です。電流電源技術を使って慎重に設計すると、ほとんどのエネルギーが 500MHz 未満であることが分かります。EMI 規格は一般的でなければならず、様々なサイズの機器に適用する必要があります。これらは対象となる波長の順にすることが可能です。そこで、30MHz までのラインに誘導される EMI の測定値と 30MHz を上回る放射 EMI の測定値が求められます。ただし、信頼できる放射測定を行うには、大きな無響室が必要です。これらの使用料は高くても十分に利用できません。無料の空き地はノイズが多すぎるので、大規模で困難な設定を必要とし、天候に左右されます。

電源を最適化するための適切な方法は、放射測定に必要なスペクトラムの末端まで、ラインに誘導されるノイズの適合前測定を行うことです。電源の寸法は対象となる波長に対して小さいので、ほとんどのエネルギーが  $V_{IN}$  と  $V_{OUT}$  のワイヤを通ると想定することが可能です。そこで、これらはラインに伝導するものとして測定できます。

設定は非常にシンプルです。LISN (ライン・インピーダンス・スタビライザ・ネットワーク) または AN (擬似ネットワーク)、入力電源、負荷および測定レシーバを必要とします。

LISN (AN) は、電圧源  $V_1$  を電源 (または DUT (デバイス・アンダー・テスト)) の  $V_{IN}$  ( $V_{DUT+}$ ,  $V_{DUT}$ ) を絶縁するために使用されます。

これは自動車によく使われる非対称 LISN の例です (図 41)。このようにシンプルな回路は、 $L_1$  を空芯コイルとして構成するか、損失のあるインダクタを使用できます。規格によっては、様々なコアのタイプのシリーズおよび特有の巻線手法を規定するものもあります。ただし、主目的は  $L_1$  の  $50\Omega$  に対する広帯域高インピーダンスを生成することです。

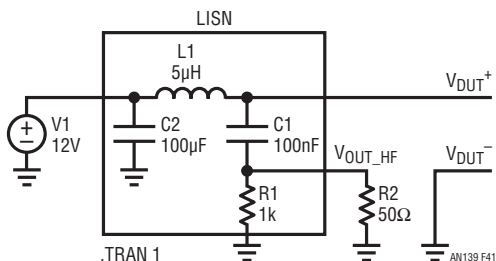


図 41

$C_1$ ,  $R_1$  の内部配線長、 $V_{OUT\_HF}$ 、および  $L_1$  のインピーダンス以外は、使用可能な上限周波数範囲の制限となりません。したがって、独自のものを購入するか作成してください。 $L_1$  の共振は、 $L_1$  巻線の部品の両端に抵抗を終端することによって減衰させることができます。

専用の EMI レシーバを使用することができますが、通常、スペクトラム・アナライザで適合前測定を行います。AC 結合入力アナライザ内部の高価なミキサを破壊させないための 2 次バリアとなるので、必ず AC 結合入力を使用してください。

EMI 研究の専門家から、使用した EMI 規格 (ピーク、擬似ピーク、必要とした比較的高精度な時定数での平均) により、必要な検出手法について詳細な説明が得られます。電源が対象となる負荷領域で固定周波数の動作をする場合には、この説明を割愛することができます。固定周波数では、スイッチング周波数の間隔の高調波 (周波数コム) のみが生成されます。スイッチング周波数が必要な分解能の帯域幅 (大部分は 9kHz から 30MHz までと 30MHz の 120kHz 上まで) を上回ると、ピーク、擬似ピーク、平均の各手法は同じ結果を示すので、使用するレシーバの値を使用できます。規格によっては、9kHz に対して 10kHz の帯域幅を、120kHz に対して 100kHz の帯域幅を使用できます。100kHz をはるかに上回る周波数で動作する固定周波数のスイッチング PSU の誤差は、適合前測定との相関がありません。

システムにプロセッサが含まれている場合、上記の分解能の帯域幅内に十分に入る周波数成分で大きく変動する電流が生じる可能性があります。

この場合、規格が要求するフィルタ手法に戻す必要があります。

スイッチング周波数の一部か、またはスイッチング周波数に相当する整数で割り切れない成分が観測される場合、オシロスコープでスイッチ・ノードをチェックしてください。時間領域では、パルス・スキップまたは低調波発振が観測される可能性があります。作業を進める前にこの挙動の要因をチェックしてください。プローブを付けて EMI 測定を行うと、プローブ・アンテナへの追加誘導によって間違った結果を得るので、オシロスコープのプローブを外すことを忘れないでください。

# アプリケーションノート 139

---

## 参照

- [1] <http://www.conformity.com/past/0102reflections.html>
- [2] <http://www.ece.msstate.edu/~donohoe/ece4990notes5.pdf>
- [3] <http://de.wikipedia.org/wiki/Skin-Effekt> 1.3.2011
- [4] Rudnev, Dr. Valery I.; Heat Treating Progress; Oct. 2008
- [5] Archambeault, Bruce R.; PCB Design for Real-World EMI Control; 2002
- [6] Williams, Tim; EMC For Product Designers; Second Edition; 1996
- [7] Johnson Howard, Graham, Martin; High Speed Digital Design A Handbook Of Black Magic; 1993
- [8] Zhang, Henry J.; PCB Layout Considerations For Non-Isolated Switching Power Supplies; AN136; [www.linear-tech.co.jp](http://www.linear-tech.co.jp)
- [9] Ott, Henry W.; Electromagnetic Compatibility Engineering; Wiley; 2009